



سیستم های سنتز فرکانس و مدارهای بازیابی داده

Frequency Synthesis Systems & Clock Recovery Circuits

مقطع درس: تحصیلات تکمیلی

شماره درس: 112۰۰۰۲

تعداد واحد: 3 (نظری)

پیش نیاز: -

هدف: هدف از این درس آشنایی با سیستم های قفل کننده فرکانس و کاربرد آنها در مدارهای بازیابی داده است. انواع سنتز کننده های فرکانس مورد تحلیل و نکات طراحی مورد بررسی قرار می گیرد. علاوه بر تحلیل سیستمی بلوکهای مختلف نیز مورد تحلیل قرار می گیرد.

سرفصل مطالب درس:

- 1- Basic PLL Architectures and its characteristics parameters
- 2- Oscillator and VCO design consideration for PLL applications
- 3- PLL design consideration
- 4- Digital PLL
- 5-Delay lock loop
- 6-Direct digital synthesizer (DDS)
- 7-Fractional PLL
- 6-Clock and data recovery circuits

منابع:

- [1] Behzad Razavi, "Design of CMOS Phase-Locked Loops" Cambridge University Press 2020.
- [2] Behzad Razavi, "Design of Integrated Circuits for Optical Communications" Wiley Press 2012.
- [3] Behzad Razavi, "RF Microelectronics" Prentice Hall Communications Engineering Technologies Press, 2nd edition, 2020.